

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 2 年    8 月 3 0 日  
Date of Application:

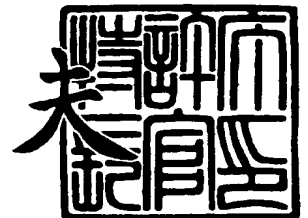
出 願 番 号            特 願 2 0 0 2 - 2 5 5 2 5 1  
Application Number:  
[ST. 10/C] :            [ J P 2 0 0 2 - 2 5 5 2 5 1 ]

出      願      人            セイコーエプソン株式会社  
Applicant(s):

2 0 0 3 年    9 月    8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 0 7 3 5 2 2

**PATENT APPLICATION**

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Takashi MIYAZAWA

Application No.: 10/647,223

Filed: August 26, 2003

For: ELECTRONIC CIRCUIT, METHOD OF DRIVING ELECTRONIC CIRCUIT, ELECTRO-  
OPTICAL DEVICE, METHOD OF DRIVING ELECTRO-OPTICAL DEVICE, AND  
ELECTRONIC APPARATUS



Group Art Unit: 2858

Examiner: Unknown

Docket No.: 116921

**CLAIM FOR PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country(ies) is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Patent Application No. 2002-255251 filed August 30, 2002; and

Japanese Patent Application No. 2003-207375 filed August 12, 2003.

In support of this claim, certified copies of said original foreign applications:

☒ are filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,

James A. Oliff  
Registration No. 27,075

John S. Kern  
Registration No. 42,719

JAO:JSK/kap

Date: January 8, 2004

**OLIFF & BERRIDGE, PLC**  
P.O. Box 19928  
Alexandria, Virginia 22320  
Telephone: (703) 836-6400

**DEPOSIT ACCOUNT USE  
AUTHORIZATION**

Please grant any extension  
necessary for entry;

Charge any fee due to our  
Deposit Account No. 15-0461

【書類名】 特許願

【整理番号】 J0091660

【提出日】 平成14年 8月30日

【あて先】 特許庁長官殿

【国際特許分類】 G09F 9/30  
H05B 33/04

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 宮澤 貴士

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤綱 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器

【特許請求の範囲】

【請求項 1】 第 1 の端子と第 2 の端子と第 1 の制御用端子とを備えた第 1 のトランジスタと、

第 3 の端子と第 4 の端子と第 2 の制御用端子とを備え、前記第 3 の端子が前記第 1 の制御用端子に接続された第 2 のトランジスタと、

第 1 の電極と第 2 の電極とを備え、前記第 1 の電極が前記第 1 の制御用端子に接続された容量素子と、

第 5 の端子と第 6 の端子とを備え、前記第 5 の端子が前記第 2 の電極に接続された第 3 のトランジスタと

を含む単位回路を複数有し、

前記第 4 の端子は前記複数の単位回路の他の単位回路の前記第 4 の端子と共に第 1 の電源線に接続され、

前記第 2 の端子は第 2 の電源線に接続され、

前記第 1 の電源線の電位を複数の電位に設定する、あるいは前記第 1 の電源線と電源電位との電氣的切断及び電氣的接続を制御する制御回路を備えていることを特徴とする電子回路。

【請求項 2】 請求項 1 に記載の電子回路において、

前記第 2 の制御用端子は前記第 3 の端子に接続されていることを特徴とする電子回路。

【請求項 3】 請求項 1 又は 2 に記載の電子回路において、

前記単位回路の各々には、前記第 1 のトランジスタ、前記第 2 のトランジスタ及び前記第 3 のトランジスタ以外のトランジスタはないことを特徴とする電子回路。

【請求項 4】 請求項 1 乃至 3 のいずれか 1 つに記載の電子回路において、

前記第 1 のトランジスタと前記第 2 のトランジスタの導電型は同じであることを特徴とする電子回路。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 つに記載の電子回路において、前記第 1 の端子には電子素子が接続されていることを特徴とする電子回路。

【請求項 6】 請求項 5 に記載の電子回路において、前記電子素子が電流駆動素子であることを特徴とする電子回路。

【請求項 7】 請求項 1 乃至 6 のいずれか 1 つに記載の電子回路において、前記制御回路は、第 7 の端子と第 8 の端子とを備えた第 4 のトランジスタであり、

前記第 7 の端子は前記第 1 の電源線を介して前記第 4 の端子に接続されるとともに、前記第 8 の端子は前記電源電位に接続されていることを特徴とする電子回路。

【請求項 8】 請求項 1 乃至 7 のいずれか 1 つに記載の電子回路において、前記第 2 の電源線も前記電源電位に電氣的に接続可能であることを特徴とする電子回路。

【請求項 9】 請求項 1 乃至 8 のいずれか 1 つに記載の電子回路において、前記第 1 のトランジスタの閾値電圧は前記第 2 のトランジスタの閾値電圧より高くないように設定されていることを特徴とする電子回路。

【請求項 10】 複数の第 1 の信号線と、複数の第 2 の信号線と、複数の電源線と、複数の単位回路と、を含む電子回路であって、

前記複数の単位回路の各々は、

第 1 の端子と第 2 の端子と第 1 の制御用端子とを備えた第 1 のトランジスタと

第 3 の端子と第 4 の端子と第 2 の制御用端子とを備え、前記第 3 の端子が前記第 1 の制御用端子に接続された第 2 のトランジスタと、

第 1 の電極と第 2 の電極とを備え、前記第 1 の電極が前記第 1 の制御用端子に接続された容量素子と、

第 5 の端子と第 6 の端子と第 3 の制御用端子とを備え、前記第 5 の端子が前記第 2 の電極に接続された第 3 のトランジスタと

を含み、

前記第 2 の制御用端子は前記第 3 の端子に接続され、

前記第 3 の制御用端子は前記複数の第 1 の信号線のうち一つに接続されていることを特徴とする電子回路。

【請求項 1 1】 請求項 1 0 に記載の電子回路において、

前記第 4 の端子は前記複数の単位回路の他の単位回路の前記第 4 の端子と共に第 1 の電源線に接続され、

前記第 2 の端子は第 2 の電源線に接続され、

前記第 1 の電源線の電位を複数の電位に設定する、あるいは前記第 1 の電源線と電源電位との電氣的切断及び電氣的接続を制御する制御回路を備えていることを特徴とする電子回路。

【請求項 1 2】 請求項 1 0 又は 1 1 に記載の電子回路において、

前記第 1 のトランジスタと前記第 2 のトランジスタの導電型は同じであることを特徴とする電子回路。

【請求項 1 3】 請求項 1 0 乃至 1 2 のいずれか 1 つに記載の電子回路において、

前記第 1 の端子には電子素子が接続されていることを特徴とする電子回路。

【請求項 1 4】 請求項 1 3 に記載の電子回路において、

前記電子素子が電流駆動素子であることを特徴とする電子回路。

【請求項 1 5】 請求項 1 0 乃至 1 4 のいずれか 1 つに記載の電子回路において、

前記第 1 のトランジスタの閾値電圧は前記第 2 のトランジスタの閾値電圧より高くならないように設定されていることを特徴とする電子回路。

【請求項 1 6】 複数の単位回路を備えた電子回路において、

前記複数の単位回路の各々は、

信号を電荷として保持する保持手段と、

前記保持手段への前記信号の伝送を制御するスイッチング用トランジスタと、

前記保持手段に保持された電荷に基づいて導通状態が設定される駆動用トランジスタと、

前記保持手段への前記信号の伝送に先立って前記駆動用トランジスタの制御用端子を所定の電位に設定する調整用トランジスタと

を含み、

前記複数の単位回路のうち少なくとも 2 つの単位回路の前記調整用トランジスタに電源電位を供給する制御回路と  
を備えたことを特徴とする電子回路。

【請求項 1 7】 請求項 1 6 に記載の電子回路において、  
前記駆動用トランジスタには電子素子が接続されていることを特徴とする電子回路。

【請求項 1 8】 請求項 1 7 に記載の電子回路において、  
前記電子素子は、電流駆動素子であることを特徴とする電子回路。

【請求項 1 9】 第 1 の端子と第 2 の端子と第 1 の制御用端子とを備えた第 1 のトランジスタと、

第 3 の端子と第 4 の端子とを備え、前記第 1 の制御用端子に前記第 3 の端子が接続された第 2 のトランジスタと、

第 1 の電極と第 2 の電極とを備え、前記第 1 の制御用端子に前記第 1 の電極が接続された容量素子と

を含む複数の単位回路を備えた電子回路の駆動方法であって、

前記複数の単位回路の前記各第 4 の端子を所定電位に電氣的に接続するとともに前記第 1 の制御用端子を第 1 の電位に設定する第 1 のステップと、

前記第 4 の端子を前記所定電位から電氣的に切断した状態で、前記第 2 の電極の電位を第 2 の電位から第 3 の電位に変化させることにより前記第 1 の制御用端子を前記第 1 の電位から変化させる第 2 のステップと

を含むことを特徴とする電子回路の駆動方法。

【請求項 2 0】 請求項 1 9 に記載の電子回路の駆動方法において、  
少なくとも前記第 1 のステップを行っている期間は前記第 2 の電極の電位を前記第 2 の電位に設定した状態で行うことを特徴とする電子回路の駆動方法。

【請求項 2 1】 複数のデータ線と、複数の走査線と、複数の単位回路を備えた電気光学装置であって、

前記複数の単位回路の各々は、

第 1 の端子と第 2 の端子と第 1 の制御用端子とを備えた第 1 のトランジスタと



、  
前記第 1 の端子と接続された電気光学素子と、  
第 3 の端子と第 4 の端子とを備え、前記第 3 の端子が前記第 1 の制御用端子に接続された第 2 のトランジスタと、  
第 1 の電極と第 2 の電極とを備え、前記第 1 の電極が前記第 1 の制御用端子に接続された容量素子と、  
第 5 の端子と第 6 の端子と第 3 の制御用端子とを備え、前記第 5 の端子が前記第 2 の電極に電氣的に接続された第 3 のトランジスタと、  
を含み、  
前記第 4 の端子は前記複数の単位回路の他の単位回路の前記第 4 の端子と共に第 1 の電源線に接続され、  
前記第 2 の端子は前記複数の単位回路の他の単位回路の前記第 2 の端子と共に第 2 の電源線に接続され、  
前記第 3 の制御用端子は、前記複数の走査線のうちの一つに接続され、  
前記第 6 の端子は、前記複数のデータ線のうちの一つに接続され、  
前記第 1 の電源線の電位を複数の電位に設定する、あるいは前記第 1 の電源線と電源電位との電氣的切断及び電氣的接続を制御する制御回路を備えていることを特徴とする電気光学装置。

【請求項 2 2】 請求項 2 1 に記載の電気光学装置において、  
前記第 2 の制御用端子は前記第 3 の端子に接続されていることを特徴とする電気光学装置。

【請求項 2 3】 請求項 2 0 乃至 2 2 のいずれか 1 つに記載の電気光学装置において、

前記制御回路は、第 7 の端子と第 8 の端子とを備えた第 4 のトランジスタであり、

前記第 7 の端子は、前記第 1 の電源線を介して前記第 4 の端子と接続されるとともに、前記第 8 の端子は前記電源電位に接続されていることを特徴とする電気光学装置。

【請求項 2 4】 請求項 2 1 乃至 2 3 のいずれか 1 つに記載の電気光学装置

において、

前記単位回路の各々には、前記第1のトランジスタ、前記第2のトランジスタ及び前記第3のトランジスタ以外のトランジスタはないことを特徴とする電気光学装置。

【請求項25】 請求項21乃至24のいずれか1つに記載の電気光学装置において、

前記第1のトランジスタと前記第2のトランジスタの導電型は同じであることを特徴とする電気光学装置。

【請求項26】 請求項21乃至25のいずれか1つに記載の電気光学装置において、

前記第1のトランジスタの閾値電圧は前記第2のトランジスタの閾値電圧より高くないように設定されていることを特徴とする電気光学装置。

【請求項27】 請求項21乃至26のいずれか1つに記載の電気光学装置において、

前記第2の電源線も前記電源電位に電氣的に接続可能であることを特徴とする電気光学装置。

【請求項28】 請求項21乃至27のいずれか1つに記載の電気光学装置において、

前記電気光学素子はEL素子であることを特徴とする電気光学装置。

【請求項29】 請求項21乃至28のいずれか1つに記載の電気光学装置において、

前記走査線に沿って、同色の電気光学素子が配置されるようにしたことを特徴とする電気光学装置。

【請求項30】 第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、

前記第1の端子に接続された電気光学素子と、

第3の端子と第4の端子とを備え、前記第1の制御用端子に前記第3の端子が接続された第2のトランジスタと、

第1の電極と第2の電極とを備え、前記第1の制御用端子に前記第1の電極が

接続された容量素子と、を含む複数の単位回路が、複数の走査線と複数のデータ線の交差部に対応して配置され、

前記複数の単位回路のうち、前記複数の走査線の一つの走査線に第 3 の制御用端子が接続された第 3 のトランジスタを含む一連の単位回路の前記第 4 の端子が、全て複数の第 1 の電源線のうちの一つの第 1 の電源線に接続されている電気光学装置の駆動方法であって、

前記一連の単位回路の前記第 4 の端子を所定電位に電氣的接続することにより、前記第 1 の制御用端子を第 1 の電位に設定する第 1 のステップと、

前記一連の単位回路の前記第 3 の制御用端子に走査信号を供給して、前記第 3 のトランジスタをオン状態として前記複数のデータ線の対応するデータ線と電氣的に接続した後、前記対応するデータ線及び前記第 3 のトランジスタを経由して供給されるデータ信号に応じた電圧レベルを前記第 2 の電極に印加することにより、前記第 2 の電極の電位を第 2 の電位から第 3 の電位に変化させることで前記第 1 の制御用端子の電位を前記第 1 の電位から変化させる第 2 のステップを含み、

前記第 2 のステップにおいて、前記データ信号に応じた電圧レベルを前記第 2 の電極に印加する期間と前記一連の単位回路の前記第 4 の端子を前記所定電位から電氣的に切り離す期間とが少なくとも 1 部は重なるように設定することを特徴とする電気光学装置の駆動方法。

【請求項 3 1】 請求項 3 0 に記載の電気光学装置の駆動方法において、

少なくとも前記第 1 のステップを行っている期間は前記第 2 の電極の電位を前記第 2 の電位に設定した状態で行うことを特徴とする電気光学装置の駆動方法。

【請求項 3 2】 請求項 1 乃至 1 8 のいずれか 1 つに記載の電子回路を実装したことを特徴とする電子機器。

【請求項 3 3】 請求項 2 1 乃至 2 9 のいずれか 1 つに記載の電気光学装置を実装したことを特徴とする電子機器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器に関するものである。

#### 【0002】

##### 【従来の技術】

有機EL素子は低電力で駆動することができる自発光素子であるので、低消費電力、高視野角、高コントラスト比の電気光学装置を実現することができるものと期待されている。

#### 【0003】

例えば、液晶素子、有機EL素子、電気泳動素子、電子放出素子等を備えた電気光学装置の駆動方式の一つにアクティブマトリクス駆動方式がある。アクティブマトリクス駆動方式の電気光学装置は、その表示パネル部に複数の画素回路がマトリクス状に配置されている。前記複数の画素回路の各々は、電気光学素子と、その電気光学素子に駆動電力を供給するトランジスタとを備えている。

#### 【0004】

##### 【発明が解決しようとする課題】

しかしながら、各画素回路は、前記駆動用トランジスタの閾値電圧などの特性にばらつきがあるため、同じ階調に対応するデータ信号が供給されても電気光学素子の輝度が各画素毎に異なってしまう場合がある。特に、前記駆動用トランジスタとして薄膜トランジスタを用いた場合は、その閾値電圧のばらつきが顕著であるため、所望の表示品位が得られないことがある。

#### 【0005】

本発明は上記問題点を解決するためになされたものであって、その目的は、トランジスタの閾値電圧のばらつきを低減することができる電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器を提供することにある。

#### 【0006】

##### 【課題を解決するための手段】

本発明における電子回路は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、第3の端子と第4の端子と第2の制御用端子とを

備え、前記第 3 の端子が前記第 1 の制御用端子に接続された第 2 のトランジスタと、第 1 の電極と第 2 の電極とを備え、前記第 1 の電極が前記第 1 の制御用端子に接続された容量素子と、第 5 の端子と第 6 の端子とを備え、前記第 5 の端子が前記第 2 の電極に接続された第 3 のトランジスタとを含む単位回路を複数有し、前記第 4 の端子は前記複数の単位回路の他の単位回路の前記第 4 の端子と共に第 1 の電源線に接続され、前記第 2 の端子は第 2 の電源線に接続され、前記第 1 の電源線の電位を複数の電位に設定する、あるいは前記第 1 の電源線と電源電位との電氣的切断及び電氣的接続を制御する制御回路を備えている。

#### 【0 0 0 7】

これによれば、従来のもものと比べて、簡素な回路構成で第 1 のトランジスタの閾値電圧を補償する電子回路を提供することができる。

この電子回路において、前記第 2 の制御用端子は前記第 3 の端子に接続されている。

#### 【0 0 0 8】

これによれば、第 2 のトランジスタの閾値電圧を調整することによって第 1 のトランジスタの閾値電圧を補償することができる。

この電子回路において、前記単位回路の各々には、前記第 1 のトランジスタ、前記第 2 のトランジスタ及び前記第 3 のトランジスタ以外のトランジスタはない。

#### 【0 0 0 9】

これによれば、従来のもものと比べて、閾値電圧を補償しつつトランジスタを 1 つ削減した電子回路を提供することができる。

この電子回路において、前記第 1 のトランジスタと前記第 2 のトランジスタの導電型は同じである。

#### 【0 0 1 0】

これによれば、第 2 のトランジスタの閾値電圧を調整することによって容易に第 1 のトランジスタの閾値電圧を補償することができる。

この電子回路において、前記第 1 の端子には電子素子が接続されている。

#### 【0 0 1 1】

これによれば、電子素子を精度良く制御することができる。

この電子回路において、前記電子素子が電流駆動素子である。

これによれば、電流駆動素子を精度良く制御することができる。

#### 【0012】

この電子回路において、前記制御回路は、第7の端子と第8の端子とを備えた第4のトランジスタであり、前記第7の端子は前記第1の電源線を介して前記第4の端子に接続されるとともに、前記第8の端子は前記電源電位に接続されている。

#### 【0013】

これによれば、制御回路を容易に構成することができる。

この電子回路において、前記第2の電源線も前記電源電位に電氣的に接続可能である。

#### 【0014】

これによれば、制御回路を制御することで第1のトランジスタの閾値を補償することができる。

この電子回路において、前記第1のトランジスタの閾値電圧は前記第2のトランジスタの閾値電圧より高くないように設定されている。

#### 【0015】

これによれば、第1のトランジスタの閾値を確実に補償することができる。

本発明における電子回路は、複数の第1の信号線と、複数の第2の信号線と、複数の電源線と、複数の単位回路と、を含む電子回路であって、前記複数の単位回路の各々は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、第3の端子と第4の端子と第2の制御用端子とを備え、前記第3の端子が前記第1の制御用端子に接続された第2のトランジスタと、第1の電極と第2の電極とを備え、前記第1の電極が前記第1の制御用端子に接続された容量素子と、第5の端子と第6の端子と第3の制御用端子とを備え、前記第5の端子が前記第2の電極に接続された第3のトランジスタとを含み、前記第2の制御用端子は前記第3の端子に接続され、前記第3の制御用端子は前記複数の第1の信号線のうち一つに接続されている。

**【0016】**

これによれば、従来のものと比べて、簡素な回路構成で第1のトランジスタの閾値電圧を補償する電子回路を提供することができる。

この電子回路において、前記第4の端子は前記複数の単位回路の他の単位回路の前記第4の端子と共に第1の電源線に接続され、前記第2の端子は第2の電源線に接続され、前記第1の電源線の電位を複数の電位に設定する、あるいは前記第1の電源線と電源電位との電氣的切断及び電氣的接続を制御する制御回路を備えている。

**【0017】**

これによれば、従来のものと比べて、簡素な回路構成で第1のトランジスタの閾値電圧を補償する電子回路を提供することができる。

この電子回路において、前記第1のトランジスタと前記第2のトランジスタの導電型は同じである。

**【0018】**

これによれば、第2のトランジスタの閾値電圧を調整することによって容易に第1のトランジスタの閾値電圧を補償することができる。

この電子回路において、前記第1の端子には電子素子が接続されている。

**【0019】**

これによれば、従来のものと比べて使用するトランジスタの数が1つ少ない回路構成で電子素子を精度良く制御することができる。

この電子回路において、前記電子素子が電流駆動素子である。

**【0020】**

これによれば、従来のものと比べて使用するトランジスタの数が1つ少ない回路構成で電流駆動素子を精度良く制御することができる。

この電子回路において、前記第1のトランジスタの閾値電圧は前記第2のトランジスタの閾値電圧より高くないように設定されている。

**【0021】**

これによれば、第1のトランジスタの閾値電圧を確実に補償する電子回路を提供することができる。

本発明の電子回路は、複数の単位回路を備えた電子回路において、前記複数の単位回路の各々は、信号を電荷として保持する保持手段と、前記保持手段への前記信号の伝送を制御する第1のスイッチング用トランジスタと、前記保持手段に保持された電荷に基づいて導通状態が設定される駆動用トランジスタと、前記保持手段への前記信号の伝送に先立って前記駆動用トランジスタの制御用端子を所定の電位に設定する調整用トランジスタとを含み、前記複数の単位回路のうち少なくとも2つの単位回路の前記調整用トランジスタに電源電位を供給する制御回路とを備えた。

#### 【0022】

これによれば、駆動用トランジスタの閾値電圧を補償しつつ従来のものと比べて使用するトランジスタの数が1つ少ない電子回路を提供することができる。

この電子回路において、前記駆動用トランジスタには電子素子が接続されている。

#### 【0023】

これによれば、従来のものと比べて使用するトランジスタの数が1つ少ない回路構成で電子素子を精度良く制御することができる。

この電子回路において、前記電子素子は、電流駆動素子である。

#### 【0024】

これによれば、従来のものと比べて使用するトランジスタの数が1つ少ない回路構成で電流駆動素子を精度良く制御することができる。

本発明の電子回路の駆動方法は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、第3の端子と第4の端子とを備え、前記第1の制御用端子に前記第3の端子が接続された第2のトランジスタと、第1の電極と第2の電極とを備え、前記第1の制御用端子に前記第1の電極が接続された容量素子とを含む複数の単位回路を備えた電子回路の駆動方法であって、前記複数の単位回路の前記各第4の端子を所定電位に電氣的に接続するとともに前記第1の制御用端子を第1の電位に設定する第1のステップと、前記第4の端子を前記所定電位から電氣的に切断した状態で、前記第2の電極の電位を第2の電位から第3の電位に変化させることにより前記第1の制御用端子を前記第1の電位から



変化させる第2のステップとを含む。

#### 【0025】

これによれば、第1のトランジスタの閾値電圧を補償しつつ従来のものと比べて使用するトランジスタの数が1つ少ない電子回路を駆動させることができる。

この電子回路の駆動方法において、少なくとも前記第1のステップを行っている期間は前記第2の電極の電位を前記第2の電位に設定した状態で行う。

#### 【0026】

これによれば、第1のトランジスタの閾値電圧を補償しつつ従来のものと比べて使用するトランジスタの数が1つ少ない電子回路を駆動させることができる。

本発明の電気光学装置は、複数のデータ線と、複数の走査線と、複数の単位回路を備えた電気光学装置であって、前記複数の単位回路の各々は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、前記第1の端子と接続された電気光学素子と、第3の端子と第4の端子とを備え、前記第3の端子が前記第1の制御用端子に接続された第2のトランジスタと、第1の電極と第2の電極とを備え、前記第1の電極が前記第1の制御用端子に接続された容量素子と、第5の端子と第6の端子と第3の制御用端子とを備え、前記第5の端子が前記第2の電極に電氣的に接続された第3のトランジスタと、を含み、前記第4の端子は前記複数の単位回路の他の単位回路の前記第4の端子と共に第1の電源線に接続され、前記第2の端子は前記複数の単位回路の他の単位回路の前記第2の端子と共に第2の電源線に接続され、前記第3の制御用端子は、前記複数の走査線のうちの一つに接続され、前記第6の端子は、前記複数のデータ線のうちの一つに接続され、前記第1の電源線の電位を複数の電位に設定する、あるいは前記第1の電源線と電源電位との電氣的切断及び電氣的接続を制御する制御回路を備えた。

#### 【0027】

これによれば、第1のトランジスタの閾値電圧を補償しつつ、従来のものと較べて使用するトランジスタを1個低減した画素回路を構成することができる。従って、画素回路の開口率を向上させることができるため、表示品質の高い電気光学装置を提供することができる。又、画素回路を構成するトランジスタの数を従

来のものと較べて1個低減させることができるため、電気光学装置の歩留まりを向上させることができる。

#### 【0028】

この電気光学装置において、前記第2の制御用端子は前記第3の端子に接続されている。

これによれば、第2のトランジスタの閾値電圧を調整することによって第1のトランジスタの閾値電圧を補償することができる。

#### 【0029】

この電気光学装置において、前記制御回路は、第7の端子と第8の端子とを備えた第4のトランジスタであり、前記第7の端子は、前記第1の電源線を介して前記第4の端子と接続されるとともに、前記第8の端子は前記電源電位に接続されている。

#### 【0030】

これによれば、制御回路を容易に構成することができる。

この電気光学装置において、前記単位回路の各々には、前記第1のトランジスタ、前記第2のトランジスタ及び前記第3のトランジスタ以外のトランジスタはない。

#### 【0031】

これによれば、高い開口率を有する電気光学装置を提供することができる。

この電気光学装置において、前記第1のトランジスタと前記第2のトランジスタの導電型は同じである。

#### 【0032】

これによれば、第1のトランジスタの閾値電圧を確実に補償することができる。

この電気光学装置において、前記第1のトランジスタの閾値電圧は前記第2のトランジスタの閾値電圧より高くならないように設定されている。

#### 【0033】

これによれば、画素回路に設けられた第1のトランジスタの閾値電圧を確実に補償することができる。従って、電気光学素子の輝度階調を精度良く制御するこ

とができる。

【0034】

この電気光学装置において、前記第2の電源線も前記電源電位に電氣的に接続可能である。

これによれば、制御回路を制御することで第1のトランジスタの閾値を補償することができる。

【0035】

この電気光学装置において、前記電気光学素子はEL素子である。

これによれば、従来のものと較べて使用するトランジスタを1個低減させることで開口率が高く、且つ、EL素子の輝度階調を精度良く制御することができる電気光学装置を提供することができる。

【0036】

この電気光学装置において、前記走査線に沿って、同色の電気光学素子が配置されるようにした。

これによれば、従来のものと較べて使用するトランジスタを1個低減させることで開口率が高く、且つ、EL素子の輝度階調を精度良く制御することができるフルカラー表示が可能な電気光学装置を提供することができる。

【0037】

本発明の電気光学装置の駆動方法は、第1の端子と第2の端子と第1の制御用端子とを備えた第1のトランジスタと、前記第1の端子に接続された電気光学素子と、第3の端子と第4の端子とを備え、前記第1の制御用端子に前記第3の端子が接続された第2のトランジスタと、第1の電極と第2の電極とを備え、前記第1の制御用端子に前記第1の電極が接続された容量素子と、を含む複数の単位回路が、複数の走査線と複数のデータ線の交差部に対応して配置され、前記複数の単位回路のうち、前記複数の走査線の一つの走査線に第3の制御用端子が接続された第3のトランジスタを含む一連の単位回路の前記第4の端子が、全て複数の第1の電源線のうちの一つの第1の電源線に接続されている電気光学装置の駆動方法であって、前記一連の単位回路の前記第4の端子を所定電位に電氣的接続することにより、前記第1の制御用端子を第1の電位に設定する第1のステップ

と、前記一連の単位回路の前記第 3 の制御用端子に走査信号を供給して、前記第 3 のトランジスタをオン状態として前記複数のデータ線の対応するデータ線と電氣的に接続した後、前記対応するデータ線及び前記第 3 のトランジスタを経由して供給されるデータ信号に応じた電圧レベルを前記第 2 の電極に印加することにより、前記第 2 の電極の電位を第 2 の電位から第 3 の電位に変化させることで、前記第 1 の制御用端子の電位を前記第 1 の電位から変化させる第 2 のステップを含み、前記第 2 のステップにおいて、前記データ信号に応じた電圧レベルを前記第 2 の電極に印加する期間と前記一連の単位回路の前記第 4 の端子を前記所定電位から電氣的に切り離す期間とが少なくとも 1 部は重なるように設定する。

#### 【0038】

これによれば、第 1 のトランジスタの閾値電圧を補償する電気光学装置を駆動させることができる。

この電気光学装置の駆動方法において、少なくとも前記第 1 のステップを行っている期間は前記第 2 の電極の電位を前記第 2 の電位に設定した状態で行う。

#### 【0039】

これによれば、第 1 のトランジスタの閾値電圧を補償する電気光学装置を駆動させることができる。

本発明の電子機器は、請求項 1 乃至 17 のいずれか 1 つに記載の電子回路を実装したことを特徴とする。

#### 【0040】

これによれば、第 1 のトランジスタの閾値電圧を補償しつつ、従来のものと較べて使用するトランジスタを 1 個低減した表示ユニットを有した電子機器を提供することができる。又、電子回路を構成するトランジスタの数を従来のものと較べて 1 個低減させることができるため、電子機器の歩留まりを向上させることができる。

#### 【0041】

本発明における電子機器は、請求項 21 至 26 のいずれか 1 つに記載の電気光学装置を実装したことを特徴とする電子機器。

これによれば、第 1 のトランジスタの閾値電圧を補償しつつ、従来のものと較

べて使用するトランジスタを1個低減しても表示品質が優れた表示ユニットを有した電気光学装置を提供することができる。又、画素回路を構成するトランジスタの数を従来のものと較べて1個低減させることができるため、電気光学装置の歩留まりを向上させることができる。

#### 【0042】

##### 【発明の実施の形態】

##### (第1実施形態)

以下、本発明を具体化した第1実施形態を図1～4に従って説明する。図1は、電気光学装置としての有機ELディスプレイの回路構成を示すブロック回路図である。図2は、表示パネル部及びデータ線駆動回路の内部回路構成を示すブロック回路図である。図3は画素回路の回路図である。図4は画素回路の駆動方法を説明するためのタイミングチャートである。

#### 【0043】

有機ELディスプレイ10は、図1に示すように、信号生成回路11、表示パネル部12、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15を備えている。

#### 【0044】

有機ELディスプレイ10の信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15は、それぞれが独立した電子部品によって構成されていてもよい。例えば、信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15が、各々1チップの半導体集積回路装置によって構成されていてもよい。又、信号生成回路11、走査線駆動回路13、データ線駆動回路14及び電源線制御回路15の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

#### 【0045】

信号生成回路11は、図示しない外部装置からの画像データに基づいて表示パネル部12に画像を表示するための走査制御信号及びデータ制御信号を作成する。そして、信号生成回路11は、走査制御信号を走査線駆動回路13に出力する

とともに、データ制御信号をデータ線駆動回路 14 に出力する。更に、信号生成回路 11 は、電源線制御回路 15 に対してタイミング制御信号を出力する。

#### 【0046】

表示パネル部 12 は、図 2 に示すように、発光層が有機材料で構成された電子素子又は電気光学素子としての有機 EL 素子 21 を有する複数の単位回路としての画素回路 20 がマトリクス状に配設された電子回路を有している。つまり、画素回路 20 は、列方向に沿って延びる M 本のデータ線  $X_m$  ( $m = 1 \sim M$ ;  $m$  は整数) と、行方向に沿って延びる N 本の走査線  $Y_n$  ( $n = 1 \sim N$ ;  $n$  は整数) との交差部に対応する位置に配設されている。

#### 【0047】

又、画素回路 20 は、その行方向に沿って延びる第 1 の電源線  $L_1$  及び第 2 の電源線  $L_2$  と接続されている。第 1 及び第 2 の電源線  $L_1$ ,  $L_2$  は、それぞれ、表示パネル部 12 の右端側に設けられた画素回路 20 の列方向に沿って延びる電圧供給線  $V_L$  に接続されている。尚、画素回路 20 内に配置形成される後記するトランジスタは、通常は TFT (薄膜トランジスタ) で構成されている。

#### 【0048】

走査線駆動回路 13 は、信号生成回路 11 から出力される走査制御信号に基づいて、表示パネル部 12 に設けられた N 本の走査線  $Y_n$  のうち、1 本の走査線を選択し、その選択された走査線に走査信号を供給する。

#### 【0049】

データ線駆動回路 14 は、複数の単一ラインドライバ 23 を備えている。各単一ラインドライバ 23 は、表示パネル部 12 に設けられた対応するデータ線  $X_m$  とそれぞれ接続されている。単一ラインドライバ 23 は、それぞれ、信号生成回路 11 から出力されたデータ制御信号に基づいて、信号としてのデータ電圧  $V_{data}$  を生成する。又、単一ラインドライバ 23 は、その生成されたデータ電圧  $V_{data}$  を前記データ線  $X_m$  を介して画素回路 20 に出力する。画素回路 20 は、この出力されたデータ電圧  $V_{data}$  に応じて同画素回路 20 の内部状態が設定されることで、各有機 EL 素子 21 に流れる駆動電流  $I_{el}$  (図 3 参照) を制御して、同有機 EL 素子 21 の輝度階調を制御するようになっている。また、

データ線駆動回路 14 の各単一ラインドライバ 23 は、後記するデータ書き込み期間 T1 において、前記データ電圧  $V_{data}$  を供給する前に前記電圧供給線 V<sub>L</sub> から供給される駆動電圧  $V_{dd}$  と同じ電位のバイアス電圧を各画素回路 20 に供給するようになっている。

#### 【0050】

電源線制御回路 15 は、後記する制御用トランジスタ Q のゲートと電源線制御線 F を介して接続されている。電源線制御回路 15 は、前記信号生成回路 11 からのタイミング制御信号に基づいて、前記走査信号と完全、あるいは、1 部時間的に重なる期間で、前記制御用トランジスタ Q をオン状態にする電源線制御信号を生成し、供給する。そして、制御用トランジスタ Q がオン状態となると、前記第 1 の電源線 L1 を介して駆動電圧  $V_{dd}$  が各画素回路 20 に供給されるようになっている。

#### 【0051】

このように構成された有機 EL ディスプレイ 10 の表示パネル部 12 を構成する画素回路 20 について以下に説明する。尚、各画素回路 20 の回路構成は同じであるので、説明の便宜上、1 つの画素回路について説明する。

#### 【0052】

画素回路 20 は、図 3 に示すように、3 つのトランジスタと 2 つのコンデンサとを備えている。詳しくは、画素回路 20 は、図 3 に示すように、駆動用トランジスタ  $T_{rd}$ 、調整用トランジスタ  $T_{rc}$  及びスイッチング用トランジスタ  $T_{rs}$  を備えている。又、画素回路 20 は、容量素子又は保持手段としてのカップリング用コンデンサ C1 と保持用キャパシタ C2 とを備えている。

#### 【0053】

尚、特許請求の範囲における第 1 のトランジスタ及び駆動用トランジスタ、第 1 及び第 2 の端子、第 1 の制御用端子及び駆動用トランジスタの制御用端子は、それぞれ、本実施形態においては、駆動用トランジスタ  $T_{rd}$ 、駆動用トランジスタ  $T_{rd}$  のドレイン及びソース、駆動用トランジスタ  $T_{rd}$  のゲートに対応している。また、第 2 のトランジスタ及び調整用トランジスタ、第 3 及び第 4 の端子、第 2 の制御用端子は、それぞれ、調整用トランジスタ  $T_{rc}$ 、調整用トラン

ジスタ  $T_{rc}$  のドレイン及びソース、調整用トランジスタ  $T_{rc}$  のゲートに対応している。さらに、第3のトランジスタ、第5の端子、第6の端子、第3の制御用端子は、それぞれ、スイッチング用トランジスタ  $T_{rs}$ 、スイッチング用トランジスタ  $T_{rs}$  のドレイン、スイッチング用トランジスタ  $T_{rs}$  のソース、スイッチング用トランジスタ  $T_{rs}$  のゲートに対応している。

#### 【0054】

また、第4のトランジスタ、第7の端子、第8の端子、第4の制御用端子は、それぞれ、制御用トランジスタ  $Q$ 、制御用トランジスタ  $Q$  のソース、制御用トランジスタ  $Q$  のドレイン、制御用トランジスタ  $Q$  のゲートに対応している。

#### 【0055】

駆動用トランジスタ  $T_{rd}$ 、調整用トランジスタ  $T_{rc}$  及び制御用トランジスタ  $Q$  の導電型は、それぞれ、 $p$  型（ $p$  チャネル）で構成されている。又、スイッチング用トランジスタ  $T_{rs}$  の導電型は、 $n$  型（ $n$  チャネル）で構成されている。

#### 【0056】

駆動用トランジスタ  $T_{rd}$  は、そのドレインが有機 EL 素子 21 の陽極に接続されている。有機 EL 素子 21 の陰極は接地されている。又、駆動用トランジスタ  $T_{rd}$  のソースは第2の電源線  $L_2$  に接続されている。第2の電源線  $L_2$  は電源電位としての駆動電圧  $V_{dd}$  を供給する電圧供給線  $V_L$  と接続されている。駆動用トランジスタ  $T_{rd}$  のゲートは、カップリング用コンデンサ  $C_1$  の第1の電極  $L_a$  と、調整用トランジスタ  $T_{rc}$  のドレインと、保持用キャパシタ  $C_2$  の第3の電極  $L_c$  に接続されている。カップリング用コンデンサ  $C_1$  の静電容量は  $C_a$  であって、保持用キャパシタ  $C_2$  の静電容量は  $C_b$  である。

#### 【0057】

カップリング用コンデンサ  $C_1$  の第2の電極  $L_b$  はスイッチング用トランジスタ  $T_{rs}$  のドレインに接続されている。スイッチング用トランジスタ  $T_{rs}$  のソースは前記データ線  $X_m$  に接続されている。また、スイッチング用トランジスタ  $T_{rs}$  のゲートは走査線  $Y_n$  に接続されている。

#### 【0058】



調整用トランジスタ  $T_{rc}$  は、そのゲートとドレインがノード  $N$  にて接続されている。調整用トランジスタ  $T_{rc}$  のソースは、他の画素回路 20 に設けられた他の調整用トランジスタ  $T_{rc}$  のソースとともに第 1 の電源線  $L_1$  に接続されている。第 1 の電源線  $L_1$  は前記表示パネル部 12 の右端側に設けられた電圧供給線  $V_L$  に制御用トランジスタ  $Q$  を介して接続されている。詳述すると、制御用トランジスタ  $Q$  は、その第 7 の端子としてのドレインが前記第 1 の電源線  $L_1$  に接続されている。第 8 の端子としての制御用トランジスタ  $Q$  のソースは、前記電圧供給線  $V_L$  に接続されている。また、制御用トランジスタ  $Q$  のゲートは、前記電源線制御線  $F$  が接続されている。電源線制御線  $F$  は前記電源線制御回路 15 に接続されている。

#### 【0059】

前記電源線制御回路 15 は電源線制御線  $F$  を介して前記制御用トランジスタ  $Q$  をオン・オフ制御するための電源線制御信号  $SCF$  を供給するようになっている。そして、電源線制御回路 15 から制御用トランジスタ  $Q$  をオン状態にする電源線制御信号  $SCF$  が出力されると、制御用トランジスタ  $Q$  がオン状態になる。その結果、駆動電圧  $V_{dd}$  が調整用トランジスタ  $T_{rc}$  のソースに印加されることとなる。

#### 【0060】

保持用キャパシタ  $C_2$  の第 4 の電極  $L_d$  は駆動用トランジスタ  $T_{rd}$  のソースと共に第 2 の電源線  $L_2$  に接続されている。

本実施形態においては、調整用トランジスタ  $T_{rc}$  は、その閾値電圧  $V_{th2}$  が前記駆動用トランジスタ  $T_{rd}$  の閾値電圧  $V_{th1}$  とほぼ等しくなるように形成されている。又、前記駆動電圧  $V_{dd}$  はデータ電圧  $V_{data}$  と比べて十分高くなるように設定されている。

#### 【0061】

次に、前記のように構成された有機 EL ディスプレイ 10 の画素回路 20 の駆動方法について図 4 に従って説明する。なお、図 4 において、 $T_c$ 、 $T_1$  及び  $T_2$  は、それぞれ、駆動周期、データ書き込み期間及び発光期間を表している。駆動周期  $T_c$  は、データ書き込み期間  $T_1$  と発光期間  $T_2$  とから構成されている。

駆動周期  $T_c$  は、前記有機 EL 素子 21 の輝度階調が 1 回ずつ更新される周期を意味しており、所謂、フレーム周期と同じものである。

#### 【0062】

まず、データ書き込み期間  $T_1$  において、スイッチング用トランジスタ  $T_{rs}$  がオフした状態で、前記電源線制御回路 15 から電源線制御線  $F$  を介して制御用トランジスタ  $Q$  をオン状態にする電源線制御信号  $SCF$  が出力される。すると、制御用トランジスタ  $Q$  がオン状態となり、そのことによって、その制御用トランジスタ  $Q$  が接続されている第 1 の電源線  $L_1$  に駆動電圧  $V_{dd}$  が出力される。

#### 【0063】

このことによって、調整用トランジスタ  $T_{rc}$  のソースの電位は駆動電圧  $V_{dd}$  になるとともに、ゲートの電位、即ちノード  $N$  の電位  $V_n$  は駆動電圧  $V_{dd}$  から同調整用トランジスタ  $T_{rc}$  の閾値電圧 ( $V_{th2}$ ) を引いた電圧 ( $V_n = V_{dd} - V_{th2}$ ) になる。そして、その電位  $V_n$  が初期電位  $V_{c1}$  としてカップリング用コンデンサ  $C_1$  及び保持用キャパシタ  $C_2$  に保持される。また、前記電位  $V_n$  が駆動用トランジスタ  $T_{rd}$  のゲートに供給される。

#### 【0064】

また、このとき、前記走査線駆動回路 13 からは走査線  $Y_n$  を介してスイッチング用トランジスタ  $T_{rs}$  のゲートに同スイッチング用トランジスタ  $T_{rs}$  をオフ状態にする走査信号  $SC_1$  が印加されている。つまり、スイッチング用トランジスタ  $T_{rs}$  はオフ状態になっている（第 1 のステップ）。

#### 【0065】

その後、前記電源線制御回路 15 から電源線制御線  $F$  を介して制御用トランジスタ  $Q$  をオフ状態にする電源線制御信号  $SCF$  が出力される。すると、制御用トランジスタ  $Q$  がオフ状態になり、前記調整用トランジスタ  $T_{rc}$  のソースが電源線制御回路 15 と電氣的に切断した状態となる。その結果、調整用トランジスタ  $T_{rc}$  のソースには前記駆動電圧  $V_{dd}$  が供給されなくなる。

#### 【0066】

続いて、走査線駆動回路 13 から走査線  $Y_n$  を介してスイッチング用トランジスタ  $T_{rs}$  のゲートに同スイッチング用トランジスタ  $T_{rs}$  をオン状態にする走

査信号 S C 1 が供給される。このことによって、スイッチング用トランジスタ T r s がオン状態になる。

【0067】

そして、まず、データ線駆動回路 14 から前記データ線 X m を介して画素回路 20 に駆動電圧 V d d と同じ電圧値のバイアス電圧が供給される。その後、直ちに前記データ線駆動回路 14 からデータ線 X m を介してデータ電圧 V d a t a が供給される（第 2 のステップ）。

【0068】

このことによって、前記初期電位 V c 1 は、カップリング用コンデンサ C 1 の静電容量 C a 及び保持用キャパシタ C 2 の静電容量 C b を用いると、以下の式で表わす値に変化する。

【0069】

$$V c 1 = V d d - V t h 2 + C a / (C a + C b) \cdot \Delta V d a t a$$

ここで、 $\Delta V d a t a$  は、前記駆動電圧 V d d とデータ電圧 V d a t a との電位差（ $= V d d - V d a t a$ ）である。そして、この  $V d d - V t h 2 + C a / (C a + C b) \cdot \Delta V d a t a$  が最終電位 V c 2 として駆動用トランジスタ T r d のゲートに供給される。

【0070】

前記最終電位 V c 2 に応じて、駆動用トランジスタ T r d の導通状態が設定され、その導通状態に応じた駆動電流 I e l が有機 E L 素子 21 に供給される。この電流 I e l は、駆動用トランジスタ T r d のゲート電圧 V g とソース電圧 V s との電圧差を V g s で表すと、以下のように表される。

【0071】

$$I e l = (1/2) \beta (-V g s - V t h 1)^2$$

ここで、 $\beta$  は利得係数であって、キャリアの移動度を  $\mu$ 、ゲート容量を A、チャネル幅を W、チャネル長を L で表すと、利得係数  $\beta$  は、 $\beta = (\mu A W / L)$  となる。なお、駆動用トランジスタ T r d のゲート電圧 V g は前記最終電位 V c 2 である。つまり、駆動用トランジスタ T r d のゲート電圧 V g とソース電圧 V s との電圧差 V g s は以下のように表される。

## 【0072】

$$V_{gs} = V_{dd} - [V_{th2} + C_a / (C_a + C_b) \cdot \Delta V_{data}]$$

従って、駆動用トランジスタ  $T_{rd}$  の駆動電流  $I_{el}$  は以下のように表される。

## 【0073】

$$I_{el} = (1/2) \beta [V_{th2} - C_a / (C_a + C_b) \cdot \Delta V_{data} - V_{th1}]^2$$

ここで、前記調整用トランジスタ  $T_{rc}$  の閾値電圧  $V_{th2}$  は、前記したように、駆動用トランジスタ  $T_{rd}$  の閾値電圧  $V_{th1}$  とほぼ等しくなるように設定してあるので、駆動電流  $I_{el}$  は以下のように表される。

## 【0074】

$$\begin{aligned} I_{el} &= (1/2) \beta [V_{th2} - C_a / (C_a + C_b) \cdot \Delta V_{data} - V_{th1}]^2 \\ &= (1/2) \beta [C_a / (C_a + C_b) \cdot \Delta V_{data}]^2 \end{aligned}$$

従って、上式に示されるように、前記駆動電流  $I_{el}$  は、前記駆動用トランジスタ  $T_{rd}$  の閾値電圧  $V_{th1}$  に依存することなく、データ電圧  $V_{data}$  に対応した大きさの電流となる。そして、この駆動電流  $I_{el}$  が前記有機 EL 素子 21 に供給され、同有機 EL 素子 21 が発光することとなる。

## 【0075】

次に、前記データ書き込み期間  $T_1$  終了後、発光期間  $T_2$  にて、前記走査線駆動回路 13 から走査線  $Y_n$  を介してスイッチング用トランジスタ  $T_{rs}$  のゲートに同スイッチング用トランジスタ  $T_{rs}$  をオフ状態にする走査信号  $SC_1$  が供給される。すると、スイッチング用トランジスタ  $T_{rs}$  がオフ状態になる。

## 【0076】

この発光期間  $T_2$  においては、前記最終電位  $V_{c2}$  に応じて設定された駆動用トランジスタ  $T_{rd}$  の導通状態に応じた駆動電流  $I_{el}$  が有機 EL 素子 21 に供給されることとなる。

## 【0077】

以上のことより、各画素回路 20 の駆動用トランジスタ  $T_{rd}$  の閾値電圧  $V_{th1}$  が製造ばらつきによって相違しても駆動電流  $I_{e1}$  はデータ電圧  $V_{data}$  のみで決定される。このことから、有機 EL 素子 21 は、データ電圧  $V_{data}$  に基づいて精度良く輝度階調が制御されることとなる。

#### 【0078】

しかも、画素回路 20 は、その内部に形成されるトランジスタの数を従来の画素回路と較べて 1 つ少なくして製造ばらつきを補償することができる。従って、画素回路 20 は、有機 EL 素子 21 の輝度階調を精度良く制御することができることに加えて歩留まりや開口率を向上させることができる有機 EL ディスプレイ 10 を提供することができる。

#### 【0079】

前記実施形態の電子回路及び電気光学装置によれば、以下のような特徴を得ることができる。

(1) 本実施形態では、駆動用トランジスタ  $T_{rd}$ 、調整用トランジスタ  $T_{rc}$  及びスイッチング用トランジスタ  $T_{rs}$  からなる 3 つのトランジスタと、カップリング用コンデンサ  $C1$  及び保持用キャパシタ  $C2$  とからなる 2 つのコンデンサとで画素回路 20 を構成した。従って、従来の画素回路と較べて使用するトランジスタの数を 1 つ減らしつつ、駆動用トランジスタ  $T_{rd}$  の閾値電圧  $V_{th1}$  を補償する画素回路 20 を構成することができる。その結果、有機 EL 素子 21 の輝度階調を精度良く制御できるとともに歩留まりや開口率を向上させることができる有機 EL ディスプレイ 10 を提供することができる。

#### (第 2 実施形態)

次に、本発明を具体化した第 2 実施形態を図 5 に従って説明する。尚、本実施形態において、前記第 1 実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

#### 【0080】

図 5 は、有機 EL ディスプレイ 10 の表示パネル部 12a 及びデータ線駆動回路 14 の内部回路構成を示すブロック回路図である。本実施形態において、表示パネル部 12a は、赤色の光を放射する有機 EL 素子 21 を有した赤用画素回路

20Rと、緑色の光を放射する有機EL素子21を有した緑用画素回路20Gと、青色の光を放射する有機EL素子21を有した青用画素回路20Bとで構成される。前記各赤、緑及び青用画素回路20R、20G、20Bの回路構成は、それぞれ、第1実施形態で説明した画素回路20の回路構成と等しい。

#### 【0081】

詳述すると、表示パネル部12aは、同色の画素回路20R、20G、20Bが走査線Y<sub>n</sub>の延設方向に沿って配置されている。つまり、走査線Y<sub>n</sub>のうち、第1の走査線Y<sub>1</sub>には、赤色の画素回路20Rが接続されている。同様に、走査線Y<sub>n</sub>のうち、第2の走査線Y<sub>2</sub>には、緑用画素回路20Gが接続されている。同様に、走査線Y<sub>n</sub>のうち、第3の走査線Y<sub>3</sub>には、青色の画素回路20Bが接続されている。そして、そのような各画素回路20R、20G、20Bが順次列方向に繰り返されて配置されている。又、各色の画素回路20R、20G、20Bに対応した制御用トランジスタQR、QG、QBは、前記各色の画素回路20R、20G、20Bに対応した駆動電圧V<sub>ddR</sub>、V<sub>ddG</sub>、V<sub>ddB</sub>を供給する電圧供給線V<sub>LR</sub>、V<sub>LG</sub>、V<sub>LB</sub>と接続されている。

#### 【0082】

次に、前記のように構成された有機ELディスプレイ10の画素回路20R、20G、20Bの駆動方法について説明する。

まず、電源線制御回路15から前記制御用トランジスタQRをオン状態とし、さらに第1の走査線Y<sub>1</sub>を介してスイッチング用トランジスタTrsをオフ状態にする走査信号が供給される。この状態で、第1の走査線Y<sub>1</sub>の延設方向に配置された赤用画素回路20R内の、第1の走査線Y<sub>1</sub>が接続されたスイッチング用トランジスタTrsがオフ状態となる。このことによって、第1の走査線Y<sub>1</sub>に接続された赤用画素回路20Rの各々のカップリング用コンデンサC<sub>1</sub>及び保持用キャパシタC<sub>2</sub>には電位V<sub>n</sub> (=V<sub>dd</sub> - V<sub>th2</sub>) が初期電位V<sub>c1</sub>として保持される。

#### 【0083】

その後、電源線制御回路15から前記制御用トランジスタQRをオフ状態とし、さらに第1の走査線Y<sub>1</sub>を介してスイッチング用トランジスタTrsをオン状

態にする走査信号が供給される。この状態で、制御用トランジスタ Q R がオフ状態になり、スイッチング用トランジスタ T r s がオン状態になる。

#### 【0084】

そして、まず、前記データ線 X m を介して画素回路 20 に駆動電圧 V d d が供給される。その後、直ちに前記データ線駆動回路 14 の単一ラインドライバ 23 からデータ線 X m を介してデータ電圧 V d a t a が供給される。

#### 【0085】

このことによって、前記初期電位 V c 1 は、カップリング用コンデンサ C 1 の静電容量 C a 及び保持用キャパシタ C 2 の静電容量 C b を用いると、以下の式で表わす値に変化する。

#### 【0086】

$$V c 1 = V d d - V t h 2 + C a / (C a + C b) \cdot \Delta V d a t a$$

そして、この V c 1 が最終電位 V c 2 として駆動用トランジスタ T r d のゲートに供給される。

#### 【0087】

前記最終電位 V c 2 に応じて、駆動用トランジスタ T r d の導通状態が設定され、その導通状態に応じた駆動電流 I e 1 が有機 E L 素子 21 に供給される。

この結果、赤用画素回路 20 R の有機 E L 素子 21 が発光する。このとき、調整用トランジスタ T r c の閾値電圧 V t h 2 は駆動用トランジスタ T r d の閾値電圧 V t h 1 とほぼ等しくなるように設定されている。従って、赤用画素回路 20 R の各々の駆動用トランジスタ T r d は、その閾値電圧 V t h 1 が補償されているので、赤用画素回路 20 R の有機 E L 素子 21 の輝度階調がデータ電圧 V d a t a に応じて精度良く制御される。

#### 【0088】

続いて、電源線制御回路 15 から前記制御用トランジスタ Q G をオン状態とし、さらに第 2 の走査線 Y 2 を介してスイッチング用トランジスタ T r s をオフ状態にする走査信号が供給される。この状態で、第 2 の走査線 Y 2 の延設方向に配置された緑用画素回路 20 G 内の、第 2 の走査線 Y 2 が接続されたスイッチング用トランジスタ T r s がオフ状態となる。このことによって、第 2 の走査線 Y 2

に接続された緑用画素回路 20G の各々のカップリング用コンデンサ C1 及び保持用キャパシタ C2 に電位  $V_n (=V_{dd}-V_{th2})$  が初期電位  $V_{c1}$  として保持される。

#### 【0089】

その後、電源線制御回路 15 から前記制御用トランジスタ QG をオフ状態とし、さらに第 2 の走査線 Y2 を介してスイッチング用トランジスタ Trs をオン状態にする走査信号が供給される。この結果、制御用トランジスタ QG がオフ状態になり、スイッチング用トランジスタ Trs がオン状態になる。

#### 【0090】

そして、まず、前記データ線 Xm を介して画素回路 20 に駆動電圧  $V_{dd}$  が供給される。その後、直ちに前記データ線駆動回路 14 の単一ラインドライバ 23 からデータ線 Xm を介してデータ電圧  $V_{data}$  が供給される。

#### 【0091】

このことによって、前記初期電位  $V_{c1}$  は、カップリング用コンデンサ C1 の静電容量 Ca 及び保持用キャパシタ C2 の静電容量 Cb を用いると、以下の式で表わす値に変化する。

#### 【0092】

$$V_{c1} = V_{dd} - V_{th2} + C_a / (C_a + C_b) \cdot \Delta V_{data}$$

そして、この  $V_{c1}$  が最終電位  $V_{c2}$  として駆動用トランジスタ Trd のゲートに供給される。

#### 【0093】

前記最終電位  $V_{c2}$  に応じて、駆動用トランジスタ Trd の導通状態が設定され、その導通状態に応じた駆動電流  $I_{e1}$  が有機 EL 素子 21 に供給される。

この結果、緑用画素回路 20G の有機 EL 素子 21 が発光する。このとき、調整用トランジスタ Trc の閾値電圧  $V_{th2}$  は駆動用トランジスタ Trd の閾値電圧  $V_{th1}$  とほぼ等しくなるように設定されている。従って、緑用画素回路 20G の各々の駆動用トランジスタ Trd は、その閾値電圧  $V_{th1}$  が補償されているので、緑用画素回路 20G の有機 EL 素子 21 の輝度階調がデータ電圧  $V_{data}$  に応じて精度良く制御される。



## 【0094】

更に、電源線制御回路15から前記制御用トランジスタQBをオン状態とし、さらに第3の走査線Y3を介してスイッチング用トランジスタTrsをオフ状態にする走査信号が供給される。この状態で、第3の走査線Y3の延設方向に配置された青用画素回路20B内の、第3の走査線Y3が接続されたスイッチング用トランジスタTrsがオフ状態となる。このことによって、第3の走査線Y3に接続された青用画素回路20Bの各々のカップリング用コンデンサC1及び保持用キャパシタC2に電位Vn(=Vdd-Vth2)が初期電位Vc1として保持される。

## 【0095】

その後、電源線制御回路15から前記制御用トランジスタQBをオフ状態とし、さらに第3の走査線Y3を介してスイッチング用トランジスタTrsをオン状態にする走査信号が供給される。この結果、制御用トランジスタQBがオフ状態になり、スイッチング用トランジスタTrsがオン状態になる。

## 【0096】

そして、まず、前記データ線Xmを介して画素回路20に駆動電圧Vddが供給される。その後、直ちに前記データ線駆動回路14の単一ラインドライバ23からデータ線Xmを介してデータ電圧Vdataが供給される。

## 【0097】

このことによって、前記初期電位Vc1は、カップリング用コンデンサC1の静電容量Ca及び保持用キャパシタC2の静電容量Cbを用いると、以下の式で表わす値に変化する。

## 【0098】

$$V_{c1} = V_{dd} - V_{th2} + C_a / (C_a + C_b) \cdot \Delta V_{data}$$

そして、このVc1が最終電位Vc2として駆動用トランジスタTrdのゲートに供給される。

## 【0099】

前記最終電位Vc2に応じて、駆動用トランジスタTrdの導通状態が設定され、その導通状態に応じた駆動電流Ie1が有機EL素子21に供給される。

この結果、青用画素回路 20B の有機 EL 素子 21 が発光する。このとき、調整用トランジスタ  $T_{rc}$  の閾値電圧  $V_{th2}$  は駆動用トランジスタ  $T_{rd}$  の閾値電圧  $V_{th1}$  とほぼ等しくなるように設定されている。従って、青用画素回路 20B の各々の駆動用トランジスタ  $T_{rd}$  は、その閾値電圧  $V_{th1}$  が補償されているので、青用画素回路 20B の有機 EL 素子 21 の輝度階調がデータ電圧  $V_{data}$  に応じて精度良く制御される。

#### 【0100】

従って、前記有機 EL ディスプレイ 10 においても前記第 1 実施形態と同様な効果を得ることができる。

通常、有機 EL 素子 21 は有機材料の駆動電圧が異なるため、色毎に駆動電圧を設定する必要がある場合があるが、そのようなこの第 2 実施形態のような画素のレイアウトは適している。また、発光色により有機 EL 素子 21 の経時劣化等により駆動電圧が異なる場合は、有機 EL 素子 21 の経時劣化の程度に応じて駆動電圧  $V_{dd}$  を適宜再設定することにより、有機 EL 素子 21 の経時劣化を補償することもできる。

#### (第 3 実施形態)

次に、第 1 及び第 2 実施形態で説明した電気光学装置としての有機 EL ディスプレイ 10 の電子機器の適用について図 6 及び図 7 に従って説明する。有機 EL ディスプレイ 10 は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

#### 【0101】

図 6 は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図 6 において、パーソナルコンピュータ 50 は、キーボード 51 を備えた本体部 52 と、前記有機 EL ディスプレイ 10 を用いた表示ユニット 53 とを備えている。この場合においても、有機 EL ディスプレイ 10 を用いた表示ユニット 53 は前記実施形態と同様な効果を発揮する。この結果、有機 EL 素子 21 の輝度階調を精度良く制御できるとともに歩留まりや開口率を向上させることができる有機 EL ディスプレイ 10 を備えたモバイル型パーソナルコンピュータ 50 を提供することができる。

**【0102】**

図7は、携帯電話の構成を示す斜視図を示す。図7において、携帯電話60は、複数の操作ボタン61、受話口62、送話口63、前記有機ELディスプレイ10を用いた表示ユニット64を備えている。この場合においても、有機ELディスプレイ10を用いた表示ユニット64は前記実施形態と同様な効果を発揮する。この結果、有機EL素子21の輝度階調を精度良く制御することができるとともに歩留まりや開口率を向上させることができる有機ELディスプレイ10を備えた携帯電話60を提供することができる。

**【0103】**

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

○前記実施形態では、制御回路として、制御用トランジスタQを使用した。これを、前記トランジスタQの変わりに低電位と高電位との間で切換え可能なスイッチを設けてもよい。又、前記駆動用トランジスタTrdの駆動能力を向上させるためにバッファ回路あるいはソースフォロワ回路を含むボルテージフォロワ回路を使用してもよい。このようにすることによって、前記実施形態と同様の効果を得ることができる。

**【0104】**

○前記実施形態では、制御用トランジスタQ及び電圧供給線VLを表示パネル部12の右端側に設けるようにしたが、制御用トランジスタQ及び電圧供給線VLを前記電源線制御回路15に設けるようにしてもよい。このようにすることによって、前記実施形態と同様の効果を得ることができる。

**【0105】**

○前記実施形態では、画素回路20に含まれる駆動用トランジスタTrd及び調整用トランジスタTrcの導電型をp型とし、スイッチング用トランジスタTrs及び制御用トランジスタQの導電型をn型とした。これを、駆動用トランジスタTrd及び調整用トランジスタTrcの導電型をn型とし、スイッチング用トランジスタTrs及び制御用トランジスタQの導電型をp型としてもよい。このようにすることによって、前記実施形態と同様の効果を得ることができる。

**【0106】**

○前記実施形態では、調整用トランジスタ  $T_{rc}$  の閾値電圧  $V_{th2}$  は駆動用トランジスタ  $T_{rd}$  の閾値電圧  $V_{th1}$  とほぼ等しくなるように設定した。これを、調整用トランジスタ  $T_{rc}$  の閾値電圧  $V_{th2}$  が駆動用トランジスタ  $T_{rd}$  の閾値電圧  $V_{th1}$  より大きくなるように設定してもよい。このようにすることによって、駆動用トランジスタ  $T_{rd}$  の閾値電圧を確実に補償することができる。

**【0107】**

○前記実施形態では、単位回路として画素回路 20 に具体化して好適な効果を得たが、有機 EL 素子 21 以外の例えば LED や FED 等の発光素子のような電流駆動素子を駆動する単位回路に具体化してもよい。RAM 等の記憶装置に具体化してもよい。

**【0108】**

○前記実施形態では、画素回路 20 の電流駆動素子として有機 EL 素子 21 について具体化した。無機 EL 素子に具体化してもよい。つまり、無機 EL 素子からなる無機 EL ディスプレイに応用しても良い。

**【図面の簡単な説明】****【図 1】**

本実施形態の有機 EL ディスプレイの回路構成を示すブロック回路図である。

**【図 2】**

第 1 実施形態の表示パネル部及びデータ線駆動回路の内部回路構成を示すブロック回路図である。

**【図 3】**

第 1 実施形態の画素回路の回路図である。

**【図 4】**

第 1 実施形態の画素回路の駆動方法を説明するためのタイミングチャートである。

**【図 5】**

第 2 実施形態の表示パネル部及びデータ線駆動回路の内部回路構成を示すブ

ック回路図である。

【図 6】

第 3 実施形態を説明するためのモバイル型パーソナルコンピュータの構成を示す斜視図である。

【図 7】

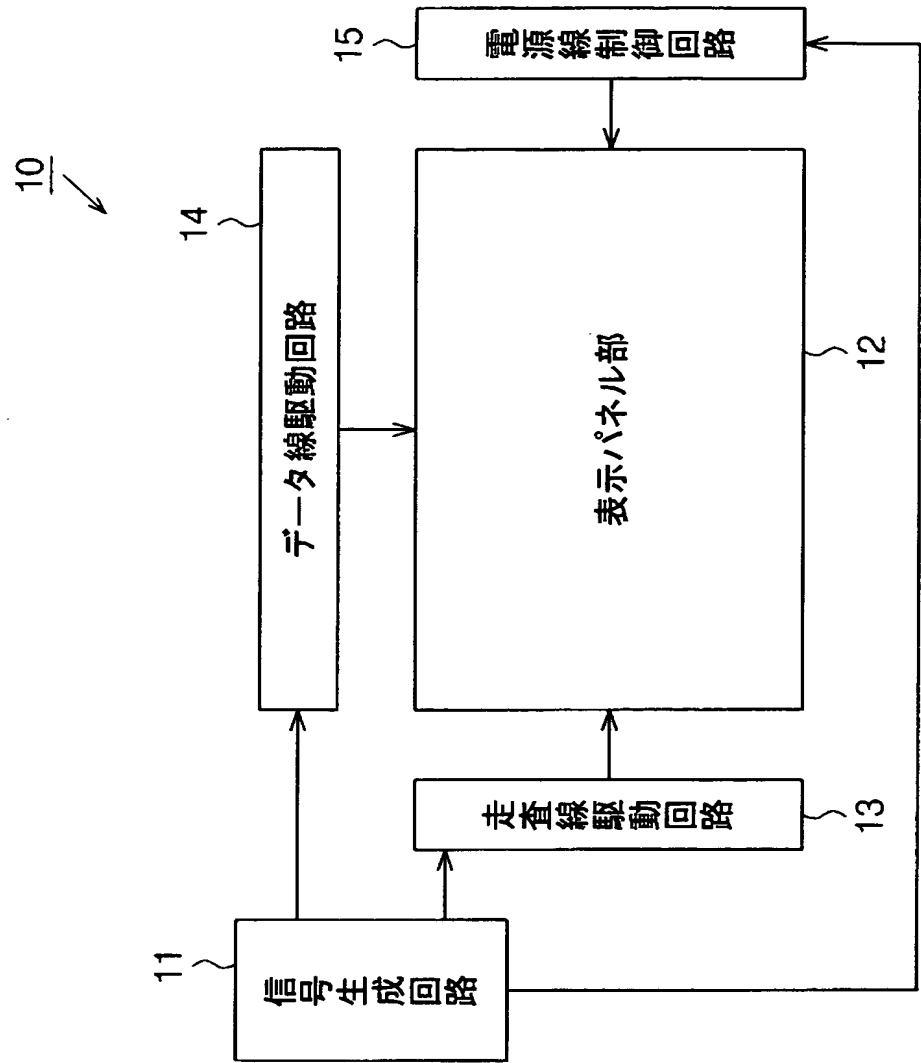
第 3 実施形態を説明するための携帯電話の構成を示す斜視図である。

【符号の説明】

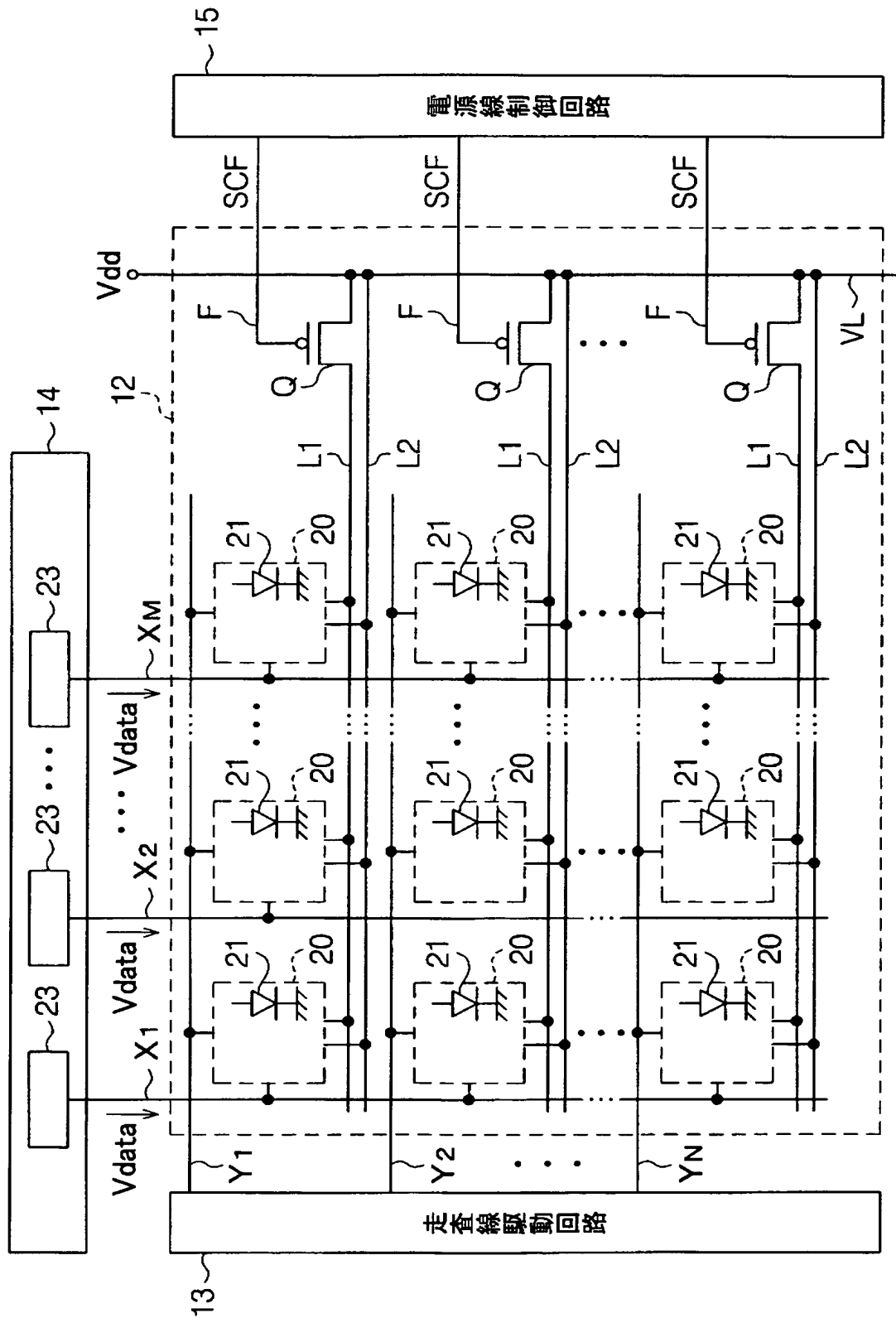
- C 1 容量素子又は保持手段としてのカップリング用コンデンサ
- L a 第 1 の電極
- L b 第 2 の電極
- T r d 第 1 のトランジスタとしての駆動用トランジスタ
- T r c 第 2 のトランジスタとしての調整用トランジスタ
- T r s 第 3 のトランジスタとしてのスイッチング用トランジスタ
- Q 第 4 のトランジスタとしての制御用トランジスタ
- V d a t a 信号としてのデータ電圧
- V d d 電源電位としての駆動電圧
- Y n 走査線
- X m データ線
- 1 0 電気光学装置としての有機 E L ディスプレイ
- 2 0 単位回路としての画素回路
- 2 1 電子素子又は電流駆動素子としての有機 E L 素子
- 5 0 電子機器としてのモバイル型パーソナルコンピュータ
- 6 0 電子機器としての携帯電話

【書類名】 図面

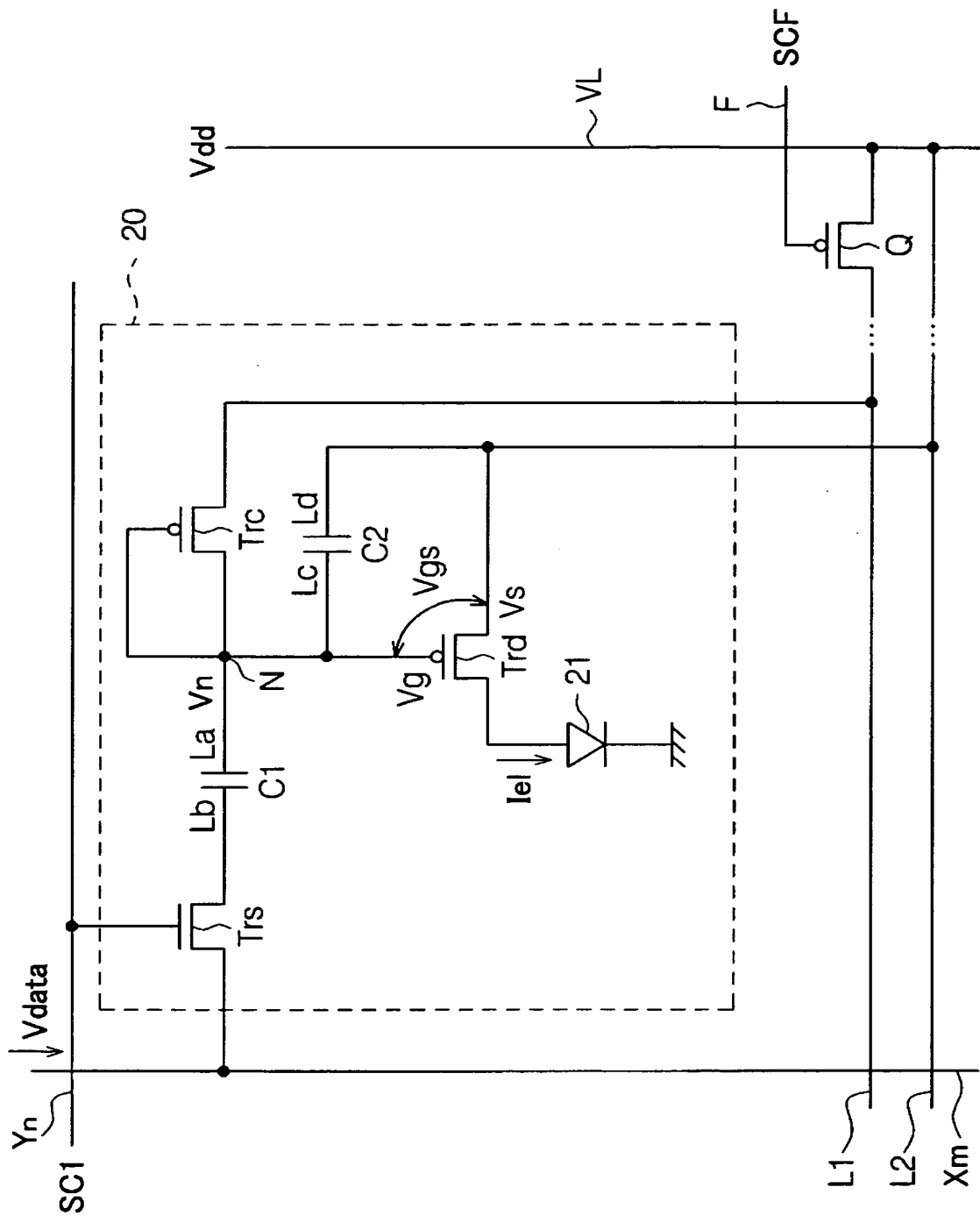
【図 1】



【図 2】

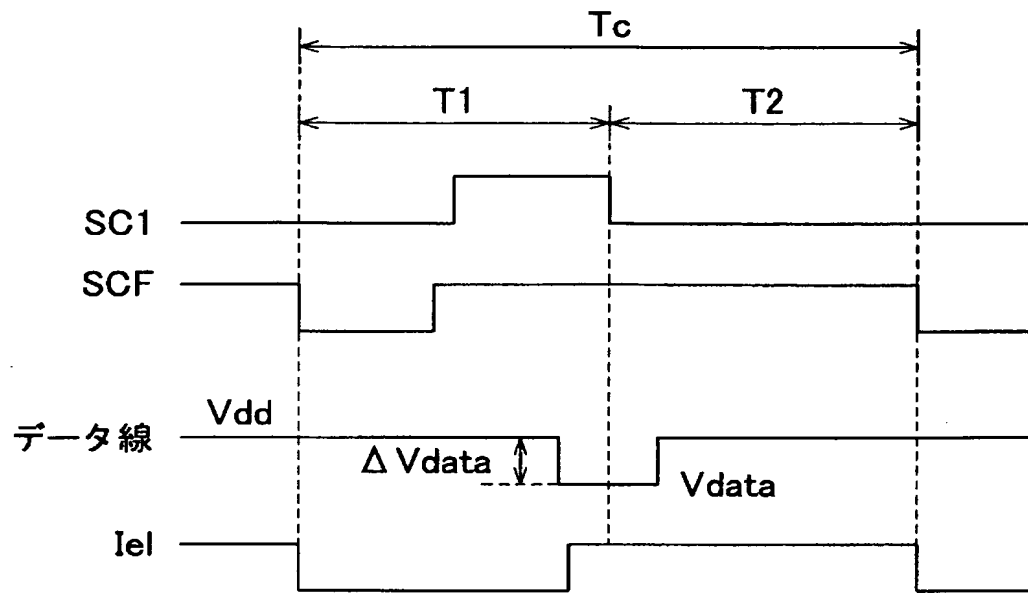


【図 3】

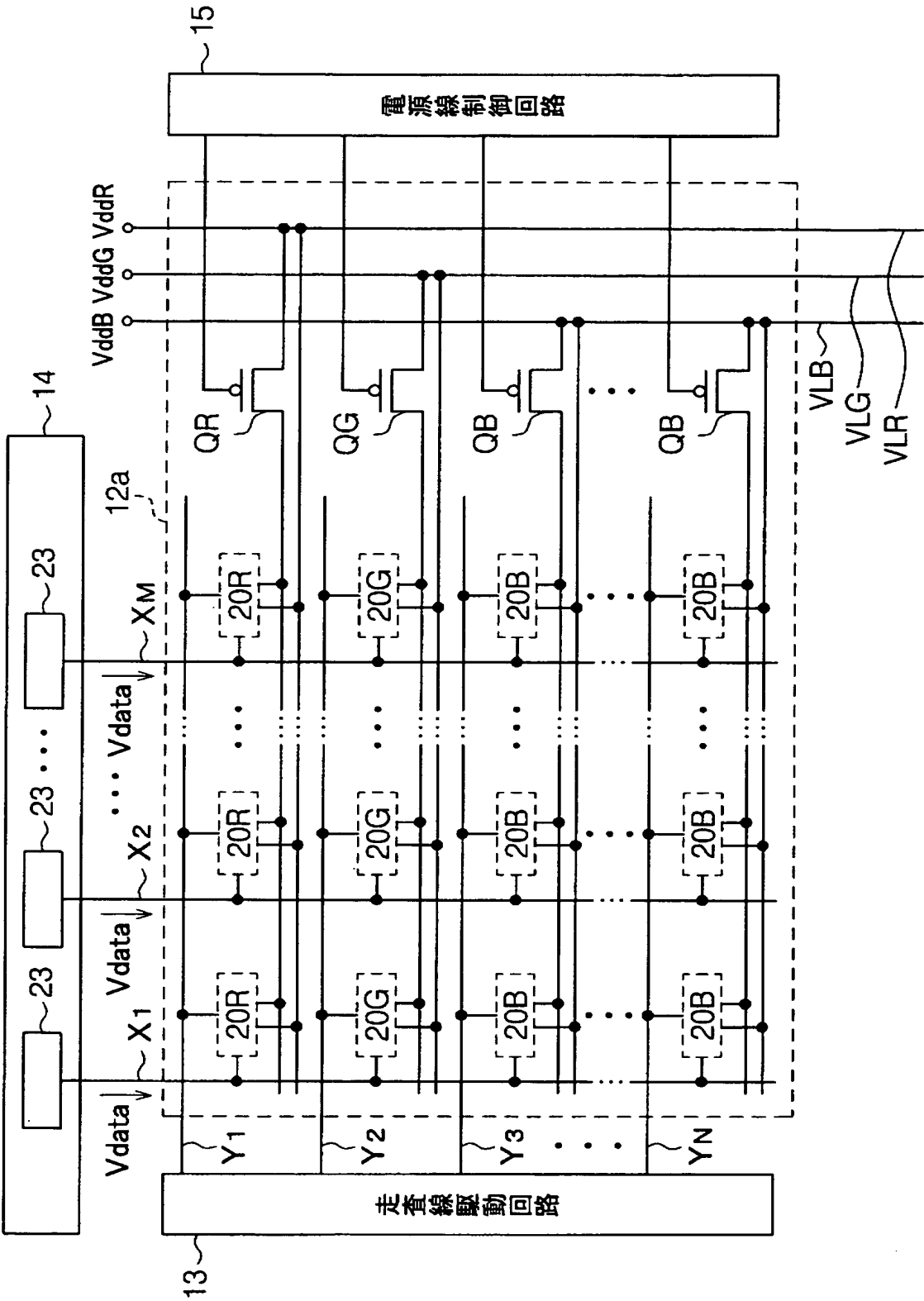




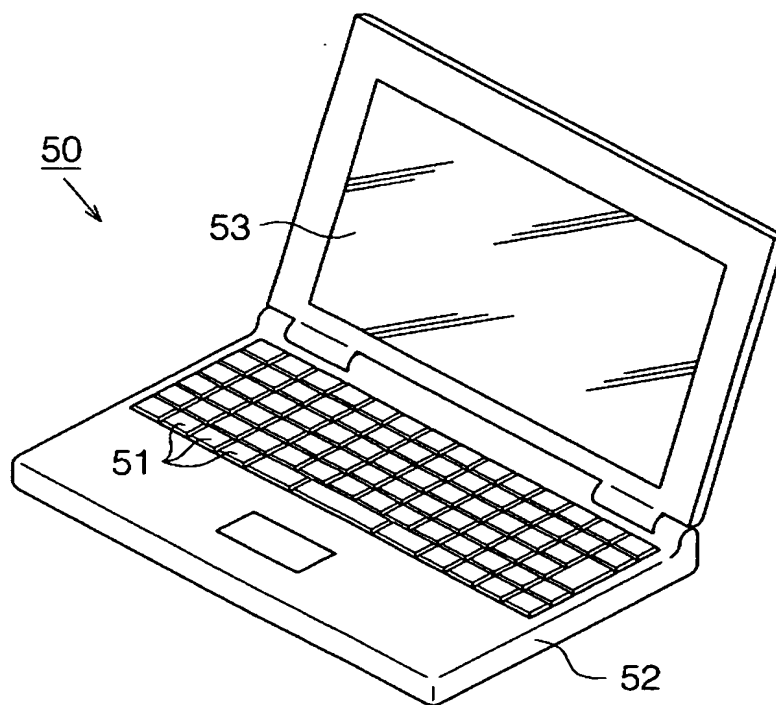
【図 4】



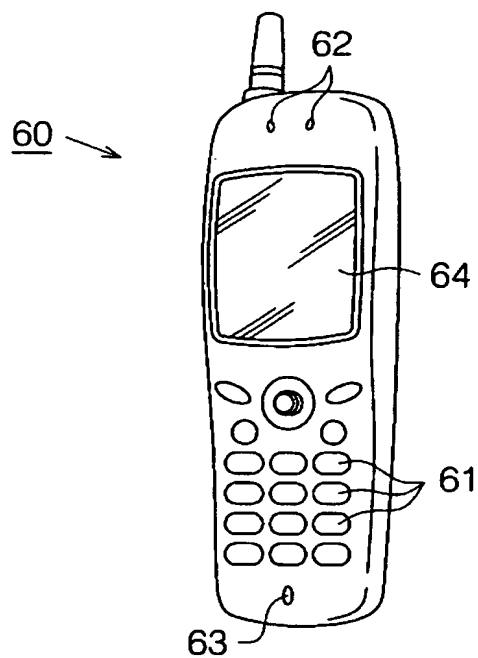
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 トランジスタの閾値電圧のばらつきを低減することができる電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器を提供する。

【解決手段】 駆動用トランジスタ  $T_{rd}$ 、調整用トランジスタ  $T_{rc}$  及びスイッチング用トランジスタ  $T_{rs}$  からなる 3 つのトランジスタと、カップリング用コンデンサ  $C_1$  及び保持用キャパシタ  $C_2$  からなる 2 つのコンデンサとで画素回路 20 を構成した。又、前記調整用トランジスタ  $T_{rc}$  のソースは、他の画素回路 20 の調整用トランジスタ  $T_{rc}$  のソースとともに表示パネル部の右端側に設けられた駆動電圧  $V_{dd}$  を供給する電圧供給線  $V_L$  と制御用トランジスタ  $Q$  を介して接続した。

【選択図】 図 3

特願 2 0 0 2 - 2 5 5 2 5 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社